



REC'D 11 NOV 2003

WIPO

PCT

EP/03/8080

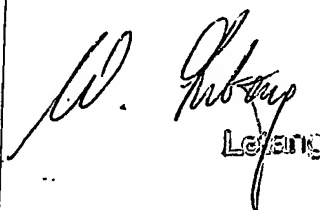
**Prioritätsbescheinigung über die Einreichung  
einer Patentanmeldung**

**Aktenzeichen:** 102 38 174.7  
**Anmeldetag:** 21. August 2002  
**Anmelder/Inhaber:** PACT XPP Technologies AG,  
München/DE  
**Bezeichnung:** Verfahren und Vorrichtung zur Datenverarbeitung  
**Priorität:** 07.08.2002 DE 102 36 271.8  
**IPC:** G 06 F 15/177

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 04. September 2003  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

  
L. J. J.

BEST AVAILABLE COPY



Deutsche Patentanmeldung

Anmelder: PACT XPP Technologies AG  
Muthmannstraße 1  
5 D-80939 München

Vertreter: Patentanwalt  
Claus Peter Pietruk  
Heinrich-Lilienfein-Weg 5  
10 D-76229 Karlsruhe  
Vertreter-Nr. 321 605

Titel: Verfahren und Vorrichtung zur Datenverarbeitung

15 Beschreibung

Die Erfindung betrifft das oberbegrifflich Beanspruchte und  
20 befaßt sich somit mit Verbesserungen von multidimensionale  
Felder aus datenverarbeitenden Zellen zur Datenverarbeitung.

Es sind bereits multidimensionale Felder aus datenverarbei-  
tenden Zellen bekannt. Zur Gattung dieser Bausteine zählen  
25 insbesondere systolische Arrays, neuronale Netze, Mehrprozes-  
sor Systeme, Prozessoren mit mehreren Rechenwerken und/oder  
logischen Zellen und/oder kommunikativen/peripheren Zellen  
(IO), Vernetzungs- und Netzwerkbausteine wie z.B. Crossbar-  
Schalter, ebenso wie bekannte Bausteine der Gattung FPGA,  
30 DPGA, Chameleon, XPUTER, etc.. Es sind insbesondere Bausteine  
bekannt, bei denen erste Zellen während der Laufzeit ohne  
Störung des Betriebes weiterer Zellen umkonfigurierbar sind,

vgl. etwa die folgenden Schutzrechte und Anmeldungen desselben Anmelders: P 44 16 881.0-53, DE 197 81 412.3, DE 197 81 483.2, DE 196 54 846.2-53, DE 196 54 593.5-53, DE 197 04 044.6-53, DE 198 80 129.7, DE 198 61 088.2-53, DE 199 80 312.9, PCT/DE 00/01869, DE 100 36 627.9-33, DE 100 28 397.7, DE 101 10 530.4, DE 101 11 014.6, PCT/EP 00/10516, EP 01-102 674.7. Diese sind hiermit zu Offenbarungszwecken vollumfänglich eingegliedert. Diese

10 Die dergestalt aufgebauten Bausteine weisen eine hohe Leistungsfähigkeit auf; allerdings ist deren Einsatz aufgrund der hohen Kosten oftmals prohibitiv. Wo Kosten bei hohen Stückzahlen besonders relevant sind, ist es daher derzeit üblich, dedizierte Logikschaltungen in Form von ASICs und  
15 dergl. vorzusehen. Diese haben jedoch das Problem, besonders hohe Entwicklungskosten mit sich zu bringen, da sowohl der Entwurf der Schaltung als auch die Herstellung der Vielzahl von Masken teuer ist.

20 Die Aufgabe der vorliegenden Erfindung besteht darin, Neues für die gewerbliche Anwendung bereitzustellen.

Die Lösung dieser Aufgabe wird in unabhängiger Form beansprucht. Bevorzugte Ausführungsformen finden sich in den Unteransprüchen.  
25

Gemäß einem ersten Aspekt der vorliegenden Erfindung wird somit vorgeschlagen, daß bei einer Datenverarbeitungsanordnung mit einem multidimensionalen Feld in Funktion und/oder Vernetzung konfigurierbarer Zellelemente und diesen zugeordneten  
30 Konfigurationsvorhaltemitteln zum lokalen Konfigurationsvorhalten, vorgesehen ist, daß die Konfigurationsvorhaltemit-

tel dazu ausgebildet sind,  
zumindest einen Teil der vorgehaltenen Konfigurationen  
nichtflüchtig vorzuhalten.

- 5 Es wird demnach vorgeschlagen, die Leistungsfähigkeit der  
multidimensionalen Prozessorfelder dadurch zu optimieren, daß  
zunächst zwar eine Vielzahl von Zellen vorgesehen wird, die  
10 oer se zu einer großen Vielzahl verschiedener Funktionen be-  
fähigt sind, aber dann aus dieser Vielzahl verschiedener  
Funktionen nur eine oder wenige Funktionen für jede Zelle  
vorzusehen. Hierbei ergeben sich gegenüber dem dedizierten  
Schaltungswentwurf von Asics und dergl., bei denen exakt die  
jeweils für die benötigten Funktionen erforderlichen Schalt-  
kreise vorgesehen werden, gravierende Kostenvorteile, weil  
15 Rückgriff auf leicht programmierbare Einheiten oder durchge-  
testete Module genommen werden und so keine hohen Entwick-  
lungs- und/oder Testkosten anfallen, und weil überdies keine  
hohen Kosten für eine Vielzahl von Masken entfallen, die beim  
Entwurf dedizierter Asics sonst fällig sind. Der Entwurf kann  
20 über herkömmliche Entwurfsprogramme für logische Schaltungen  
erfolgen, in denen Module für die Zellen, Vernetzungsarchi-  
tekturalelemente usw. bereitgestellt werden, oder indem eine  
analoge, rekonfigurierbare Anordnung so konfiguriert wird,  
bis sie die gewünschten Ergebnisse liefert und dann die ent-  
25 sprechende Funktionalität in einer Anordnung fest vorgegeben  
wird.

- Besonders bevorzugt ist es, wenn die die Funktion grobgranu-  
lar konfigurierbar ist, d.h. wenn das Konfigurationsvorhal-  
30 temittel nur wenige Bit vorhalten muß, um eine jeweilige  
Funktion der Zelle zu bestimmen. Dies erleichtert es, eine  
Vielzahl sukzessive abzuarbeitender Konfigurationen vorzuhal-

ten, die aber jeweils oder zumindest zum Teil fest vorgegeben sind. Als Zellelemente können zumindest eines von ALUs, EA-  
 10 lUs, RAM-Zellen, I/O-Zellen, Logiblöcken vorgesehen sein. Es kann auch die Vernetzung grobgranular konfigurierbar sein,  
 5 d.h. es werden nur wenige Bits zu setzen sein, um die Vernetzung vorzusehen. In einer alternativen Weise ist es möglich, die Vernetzung zumindest weitgehend fest vorzugeben und nur die jeweilige Funktion zu variieren. Dies ist dann bevorzugt, wenn der fertige Baustein etwa in seiner Funktion wie bei der  
 10 Wave-Rekonfiguration jeweils eine bestimmte einer vorgegebenen Anzahl von Funktionen ausführen soll, aber die Vernetzung selbst fest steht. Dazu kann in bestimmten Teilbereichen nur eine Nächste-Nachbar-Verbindung vorgesehen werden (auf die parallel eingereichte Anmeldung des Anmelders betreffend die  
 15 Erhöhung der Nächste-Nachbar-Dimensionalität bzw. -Konnektivität sei zu Offenbarungszwecken hingewiesen.), von denen einige der Nächste-Nachbar-Verbindungen aktiviert und einige deaktiviert sind. In anderen Bereichen kann dagegen  
 20 z.B. eine, erforderlichenfalls auch laufzeitrekfigurierbar veränderliche Beschaltungsanordnung und/oder Busstruktur vorgesehen werden. Es sei darauf hingewiesen, daß abhängig von den Benutzeranforderungen eine Vielzahl unterschiedlicher Aufgaben mit einer bis auf die Konfigurationsvorgabe unveränderten Bausteinen vorgesehen werden kann, so daß sich Masken-  
 25 kosten auf eine Vielzahl von Bausteinen verteilen und damit nicht mehr so stark ins Gewicht fallen.

Es ist bevorzugt, wenn jedem Zellelement ein eigenes Konfigurationsvorhaltemittel zugeordnet ist. Diese können die bei  
 30 XPP-Architekturen vorgesehenen, von einem zentralen Konfigurationsspeicher zugreifbaren Konfigurationsregister ersetzen. Es ist möglich, in den Konfigurationsvorhaltemittel eine

Vielzahl von Konfigurationen vorzuhalten; dies erlaubt etwa die Rekonfiguration im Betrieb, ohne daß eine ebenfalls teure und Siliziumfläche erfordernde Konfigurationseinheit integriert sein muß. Die Auswahl der jeweils zu aktivierenden

5 Konfigurationen kann innerhalb des Feldes über Statustrigger, Datenoperationen, Sequenceranordnungen etc. erfolgen. Es ist dabei auch bevorzugt, wenn mehrere fest vorgegebene nicht-flüchtige Konfigurationen im Konfigurationsvorhaltemittel vorgegeben sind. Alternativ sind flüchtige und nichtflüchtige  
10 Konfigurationen einsetzbar. Es wird darauf hingewiesen, daß eine vollständige oder partielle Konfigurationsvorgabe vor der oder jeder eigentlichen Inbetriebnahme erfolgen kann. Dazu können auf geeignete Weise eingegebene Daten als Konfigurationen behandelt werden, die abzulegen sind. Da solche eine  
15 Vorab-Ablage von Rekonfigurationsdaten nicht betriebsstörungsfrei geschehen muß, eröffnen sich hier weitere Möglichkeiten, die Architektur zu vereinfachen; auf das sog. Wormholerouting sei hingewiesen, das bei laufzeitrekonfigurierbaren Einheiten nicht funktioniert. Alternativ und/oder zusätzlich  
20 kann vorgesehen sein, daß bei einigen Zellen im Betrieb mit veränderlichen Konfigurationen versehbare Konfigurationsvorhaltemittel vorgesehen sind, d.h. ein Teil der Zellen über einen Konfigurationsmanager oder auf andere Weise umkonfiguriert wird.

25

Die wechselnde der Vielzahl von vorgehaltenen und/oder vorbestimmten Konfigurationen, die jeweils zu verwenden ist, kann insbesondere im Wege der Wave-Rekonfiguration oder des lokalen Sequencing bestimmt bzw. geändert werden.

30

Es ist möglich, die Konfigurationsvorhaltemittel auszubilden als ROM, EPROM, EEPROM, Flash-Speicher, Fuse-, Antifuse-

programmierbare Speichermittel und/oder in insbesondere in  
oberen Lagen einer Siliziumstruktur fest vorgesehene Spei-  
chermittel gewählt sind. Besonders bevorzugt sind Anordnun-  
gen, die leicht und einfach bei einer großen Stückzahl die  
5 Konfiguration vorsehen. Dies ist durch geeignete Maskierung  
bei der Herstellugn auf den oberen Metallalgen erreichbar  
(z.B. Lage M4 und/oder M5) und/oder durch Fuse/Antifuse-  
Techniken. Letztere haben den Vorteil, daß bei Funktionsände-  
rungen in einer laufenden Serie Änderungen leichter implemen-  
10 tierbar sind.

Mit der Anordnung kann ein Baustein festgelegter Funktion er-  
halten werden, indem ein multidimensionales Feld mit in Funk-  
tion und/oder Vernetzung konfigurierbaren Zellelementen und  
15 diesen zugeordneten Konfigurationsvorhaltemitteln zum lokalen  
Konfigurations -Vorhalten vorgegeben wird, bestimmt wird,  
welche Konfigurationen in diesen vorzuhalten sind, und dann  
nichtflüchtige Konfigurationsvorhaltemittel so vorgesehen  
werden, daß sie zumindest einen Teil der vorgehaltenen Konfi-  
20 gurationen nichtflüchtig vorhalten. Es kann dabei von einem  
zur laufzeitrekonfigurierbaren multidimensionalen Feld ausge-  
gangen werden, das ein höhere Funktionalität besitzt und es  
kann dann das Design um bestimmte Funktionen reduziert wer-  
den, bis ein Kern-Bauelement oder -elementblock mit vorge-  
25 gebener Architektur erhalten wird, bei dem nur noch wenige  
freie Konfigurationen zu bestimmen sind.

Die Erfindung wird im folgenden nur beispielsweise anhand der  
Zeichnung erläutert, worin gezeigt ist durch

Nach Fig. 1 umfaßt eine allgemein mit 1 bezeichnete Datenver-  
 arbeitungsanordnung 1 mit einem multidimensionalen Feld in  
 Funktion und/oder Vernetzung konfigurierbarer Zellelemente 2  
 und diesen zugeordneten Konfigurationsvorhaltemitteln 2a zum  
 5 lokalen Konfigurations-Vorhalten, wobei die Konfigurations-  
 vorhaltemittel 2a dazu ausgebildet sind, zumindest einen Teil  
 der vorgehaltenen Konfigurationen nichtflüchtig vorzuhalten.

Das multidimensionale Feld 1 umfaßt im vorliegenden Beispiele  
 10 jeweils drei und Spalten PAEs, wie sie aus den Eingangs er-  
 wähnten und weiteren Veröffentlichungen des Anmelders per se  
 bekannt sind. Diese Einheiten weisen grobgranular konfigu-  
 rierbare ALUs 2b auf, an die über Multiplexer 2c Daten von  
 einem Bussystem 2d eingehen und die beidseits mit Vorwärts-  
 15 /Rückwärtsregistern 2e, 2f wie per se bekannt flankiert sind.  
 Weiter speisen sie Ausgangsdaten über einen weiteren Multi-  
 plexer 2g auf ein Bussystem in der Reihe darunter auf. Die  
 Funktionsweise der Multiplexer 2g, 2c sowie jene der ALU 2b  
 und der Register 2e, 2f ist per se bekannt und wird hier nicht  
 20 detailliert erläutert. Die Konfiguration, die diese Einheiten  
 haben, d.h. die Verbindung, die der Multiplexer jeweils akti-  
 viert, bzw. die jeweilige Funktion der ALU, sind im Konfigu-  
 rationsspeicher 2h abgelegt. Dabei können für Sequencing oder  
 Wave-Rekonfiguration eine Vielzahl von unterschiedliche Kon-  
 25 figurationen abgelegt sein, die auf Signale aus den Zellen  
 oder auf externe Signale hin aktivierbar sind.

Während in bisherigen Architekturen der Konfigurationsspei-  
 cher veränderlich war, und etwa von einer zentralen Konfigu-  
 30 rationseinheit angesprochen wurde, ist im vorliegenden Fall  
 der Konfigurationsspeicher 2h nichtflüchtig gebildet und sein



Inhalt bei der Herstellung des die Elemente enthaltenden ICs festgelegt.

Dies geschieht wie folgt:

5

Zunächst wird festgelegt, welche Anzahl an Zellen und gegebenenfalls welche Zellen für die erwartete und mit der Datenverarbeitungsanordnung 1 abzuarbeitende Aufgabe erforderlich sind. Dann werden mit diesen die Funktion simuliert. Das kann

10

über Emulatoren geschehen oder es kann ein Feld laufzeitrekonfigurierbaren Elemente mit zentraler Konfigurationseinheit zur Funktionsentwicklung bzw. zum Funktionstest herangezogen werden. Sobald die Funktionsentwicklung abgeschlossen ist und die erforderlichen Konfigurationen festgelegt sind, wird ein

15

Chip entworfen, der in seinem groben Aufbau einer Vielzahl anderer, gleichartiger Chips entspricht und sich lediglich hinsichtlich der nichtflüchtigen Konfigurationsspeicherinhalten von jenen unterscheidet. Es wird dann festgelegt, ob die nichtflüchtigen Konfigurationsspeicherinhalte mit dedizierten

20

Metall-Lagen festgelegt werden und/oder durch Brennen/Schmelzen bestimmter, zur Konfiguration vorgesehener Fuses/Antifuses oder auf andere Weise. Die Speicherinhalte werden dann während der Herstellung des Prozesses vorgesehen und der Chip ist für seine dedizierte Aufgabe ohne eine Vielzahl

25

teurer Masken verwendbar.

Deutsche Patentanmeldung

Anmelder: PACT XPP Technologies AG

Muthmannstraße 1

5 D-80939 München

Vertreter: Patentanwalt

Claus Peter Pietruk

Heinrich-Lilienfein-Weg 5

10 D-76229 Karlsruhe

Vertreter-Nr. 321 605

Titel: Verfahren und Vorrichtung zur Datenverarbeitung

15

Patentansprüche

1. Datenverarbeitungsanordnung mit einem multidimensionalen  
20 Feld

in Funktion und/oder Vernetzung konfigurierbarer  
Zellelemente und

diesen zugeordneten Konfigurationsvorhaltemitteln  
zum lokalen Konfigurations-Vorhalten,

25 dadurch gekennzeichnet, daß  
die Konfigurationsvorhaltemittel dazu ausgebildet sind,  
zumindest einen Teil der vorgehaltenen Konfigurationen  
nichtflüchtig vorzuhalten.

- 30 2. Datenverarbeitungsanordnung mit einem multidimensionalen  
Feld

in Funktion und/oder Vernetzung konfigurierbarer

Zellelemente und

diesen zugeordneten Konfigurationsvorhaltemitteln  
zum lokalen Konfigurations-Vorhalten,  
dadurch gekennzeichnet, daß  
5 die Konfigurationsvorhaltemittel dazu ausgebildet sind,  
zumindest einen Teil der vorgehaltenen Konfigurationen  
nichtflüchtig vorzuhalten.

10 3. Datenverarbeitungsanordnung nach einem der vorhergehen-  
den Ansprüche, dadurch gekennzeichnet, daß die Funktion  
grobgranular konfigurierbar ist.

15 4. Datenverarbeitungsanordnung nach einem der vorhergehen-  
den Ansprüche, dadurch gekennzeichnet, daß die Vernet-  
zung grobgranular konfigurierbar ist.

20 5. Datenverarbeitungsanordnung nach einem der vorhergehen-  
den Ansprüche, dadurch gekennzeichnet, daß als Zellele-  
mente zumindest eines von ALUs, EALUs, RAM-Zellen, I/O-  
Zellen, Logiblöcken vorgesehen sind.

25 6. Datenverarbeitungsanordnung nach einem der vorhergehen-  
den Ansprüche, dadurch gekennzeichnet, daß jedem Zelle-  
lement ein eigenes Konfigurationsvorhaltemittel zugeord-  
net ist.

30 7. Datenverarbeitungsanordnung nach einem der vorhergehen-  
den Ansprüche, dadurch gekennzeichnet, daß die Konfigu-  
rationsvorhaltemittel dazu ausgebildet sind, eine Viel-  
zahl von Konfigurationen vorzuhalten.

8. Datenverarbeitungsanordnung, dadurch gekennzeichnet, daß mehrere fest vorgegebene nichtflüchtige Konfigurationen im Konfigurationsvorhaltemittel vorgegeben sind.
- 5 9. Datenverarbeitungsanordnung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Anordnung dazu ausgebildet ist, eine wechselnde einer Vielzahl von vorgehaltenen Konfigurationen zu verwenden, insbesondere im Wege der Wave-Rekonfiguration oder des lokalen Sequencing.
- 10
10. Datenverarbeitungsanordnung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß bei eingien Zellen im Betrieb mit veränderlichen Konfigurationen
- 15 versehbare Konfigurationsvorhaltemittel vorgesehen sind.
11. Datenverarbeitungsanordnung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß als Konfigurationsvorhaltemittel zumindest eines aus ROM, EPROM,
- 20 EEPROM, Flash-Speicher, Fuse-, Antifuse-programmierbare Speichermittel und/oder in insbesondere in oberen Lagen einer Siliziumstruktur fest vorgesehene Speichermittel gewählt sind.
- 25 12. Verfahren zur Herstellung einer dedizierten Datenverarbeitungsanordnung, dadurch gekennzeichnet, daß ein multidimensionales Feld mit in Funktion und/oder Vernetzung konfigurierbaren Zellelemente und diesen zugeordneten Konfigurationsvorhaltemitteln zum lokalen Konfigurations-
- 30 -Vorhalten vorgegeben wird, bestimmt wird, welche Konfigurationen in diesen vorzuhalten sind, und dann nichtflüchtige Konfigurationsvorhaltemittel so vorgese-



- 

- 

[illegible]

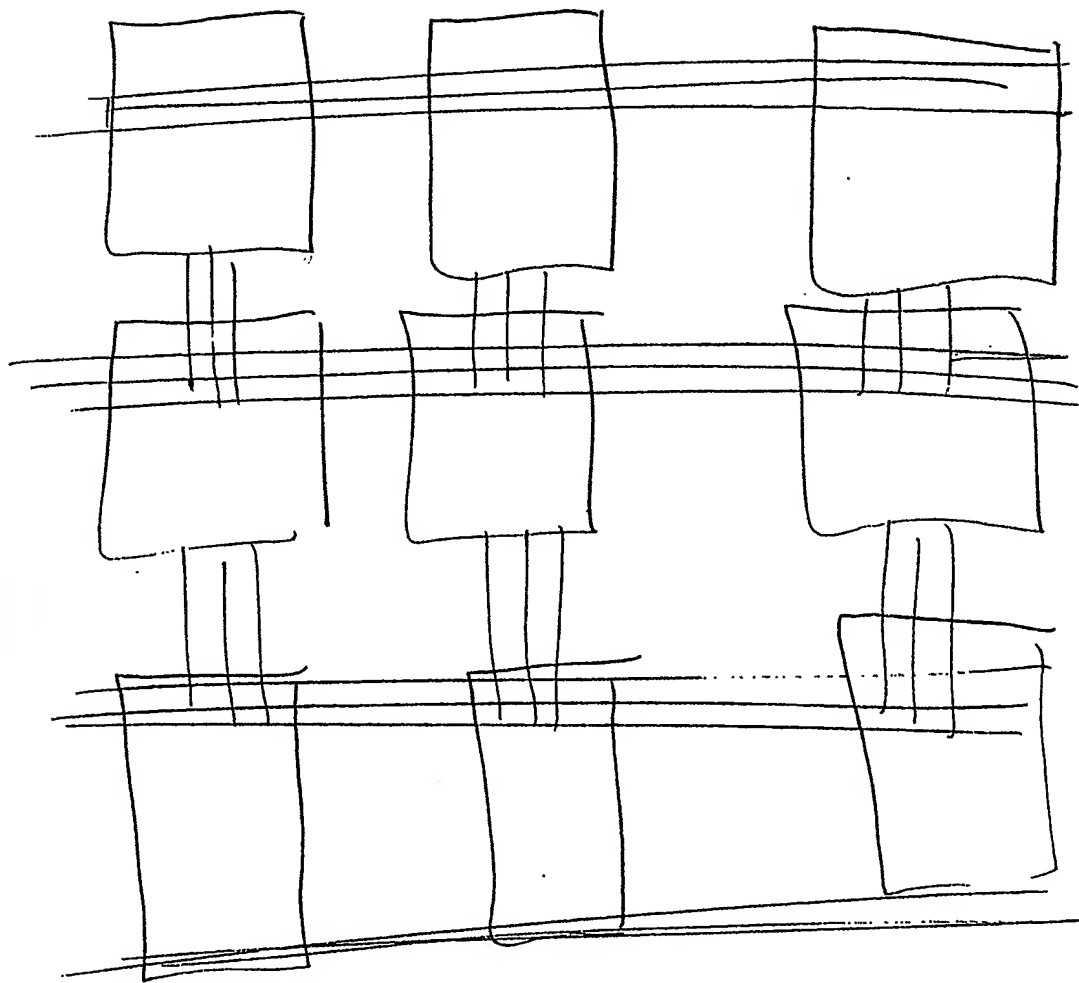


Fig. 1

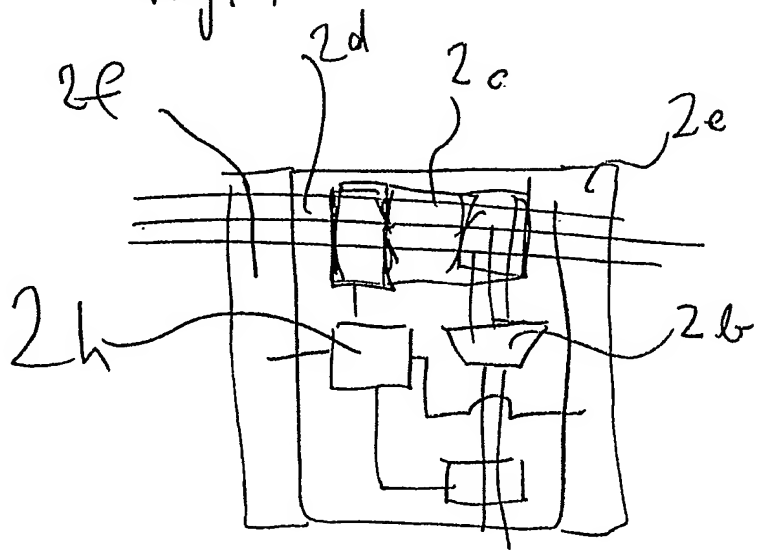


Fig. 2

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record.**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**